

ThomX synchro

mars 2024

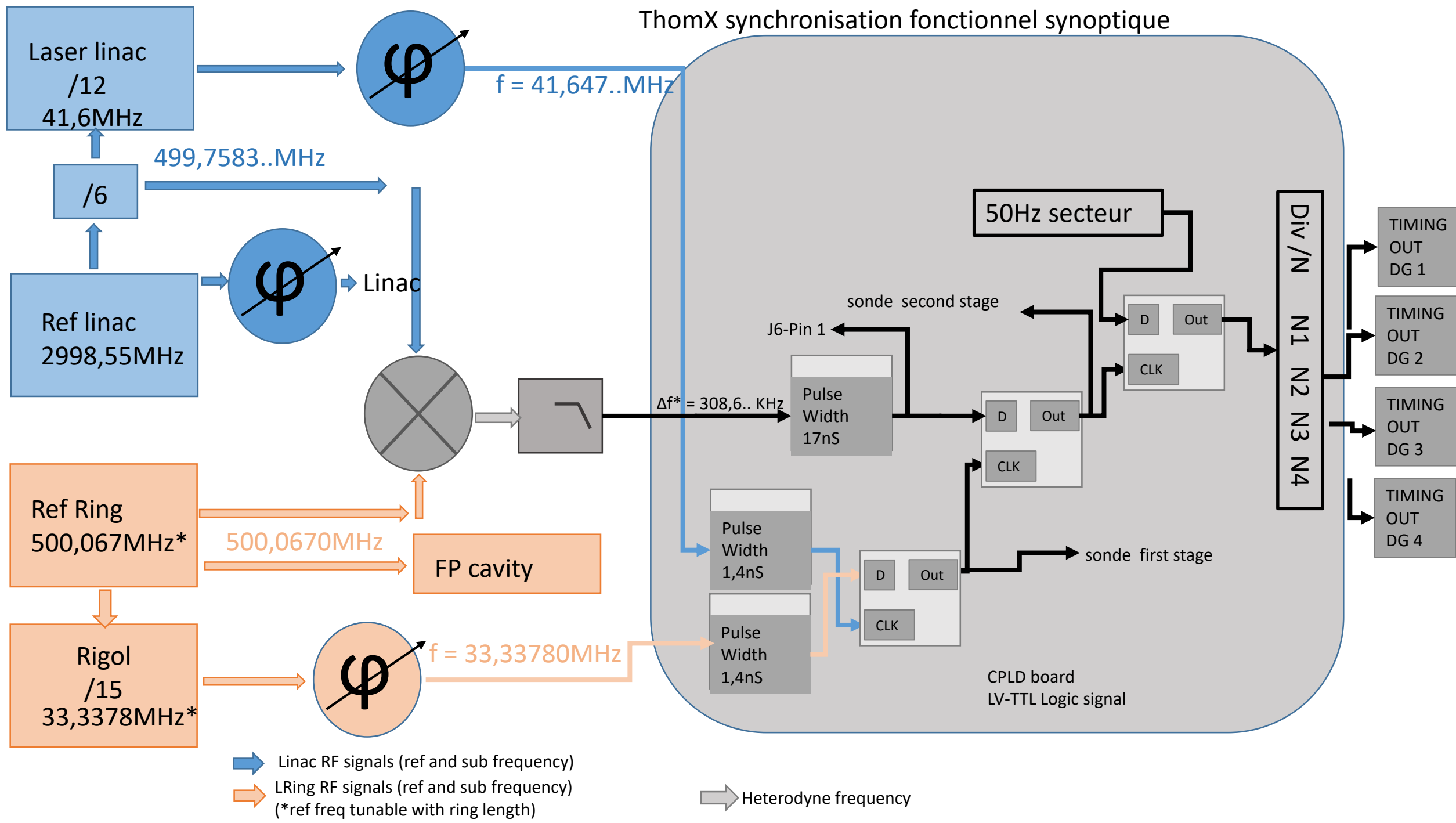
Suite à des disfonctionnements du système de synchronisation de ThomX détectés après le changement de fréquence de l'anneau, profitant de l'arrêt lié au changement de la section accélératrice du linac, le système générant le timing de la machine a été modifié et sa robustesse au variation de la fréquence hétérodyne explorée.

Le programme de la CPLD réalisant la synchronisation a été modifié pour corriger les erreurs de phase entre les signaux 33MHzri et le timing. Le synoptique page suivante explicite le schéma logique équivalent du programme.

Dans tous les tests effectués depuis la modification du programme CPLD, la phase du 33MHz ri est stable: aucun saut d'une période 500MHz n'a été enregistré.

Vincent Chaumat Ronic Chiche

ThomX synchronisation fonctionnel synoptique



Les tests ont été effectués sur table:

La fréquence 500MHz linac est générée directement par un synthétiseur. (la division /6 (3GHzli vers 500MHz li) est réalisée par une PLL commerciale (son jitter temporelle est inférieur à la pico seconde , il n'est donc pas pris en compte dans les mesures suivantes.

La fréquence 41,6MHz linac (500 MHz li /12) est générée par un diviseur commercial pour simuler le laser photocathode

La fréquence 500MHz ring est généré par un synthétiseur (le même que sur la machine)

La fréquence 33MHz ri (500MHz ri /15) est généré comme sur la machine par un générateur de fonction RIGOL, dont la référence de fréquence (10MHz) est donnée par le synthétiseur 500MHz ri.

A noté pour les résultats suivants :

La propagation des signaux venant de l'anneau (500MHz ri et 33MHz ri) ne subissent pas de propagation équivalente à celle existant sur la machine (50m)

La variation de phase entre le 500MHz li et le 41,6 MHz li est inexistante (en terme de dérive), les mesures exclues donc les variations de phase induites par l'amplificateur du laser PC.

Les mesures sont réalisées à l'entrée des buffers 50 Ohms en sortie de la carte CPLD, les performances des générateurs de retard (GFT1020 Greenfield) ne sont pas prises en compte.

Robustesse du système à des variations de la fréquence hétérodyne.

Depuis le changement de la longueur de l'anneau, la fréquence de la cavité RF (500MHz ri) (harmonique 30 de la fréquence propre de l'anneau) a été mesuré à 500,067MHz.

La fréquence hétérodyne de départ est donc calculée comme :

$$F_{\text{hétérodyne}} = (500\text{MHz ri} - (2998,55/6)\text{MHz li})$$

$$F_{\text{hétérodyne}} = (500,067 - 499,75833)\text{MHz} = 308,667\text{KHz}$$

Les variations de température dans l'igloo peuvent impacter la longueur de l'anneau donc le 500MHz ri et enfin la fréquence hétérodyne du système de synchronisation.

Deux phénomènes sont étudiés en fonction de la variation de la fréquence hétérodyne:

Le fait que la variation de période du timing (20ms) générée par le système de synchronisation reste inférieur à 1%, quelque soit la fréquence hétérodyne.

Le fait que le jitter de phase entre les 500MHz li et les 500MHz ri à l'injection reste inférieur à 2° 500MHz (sDev).

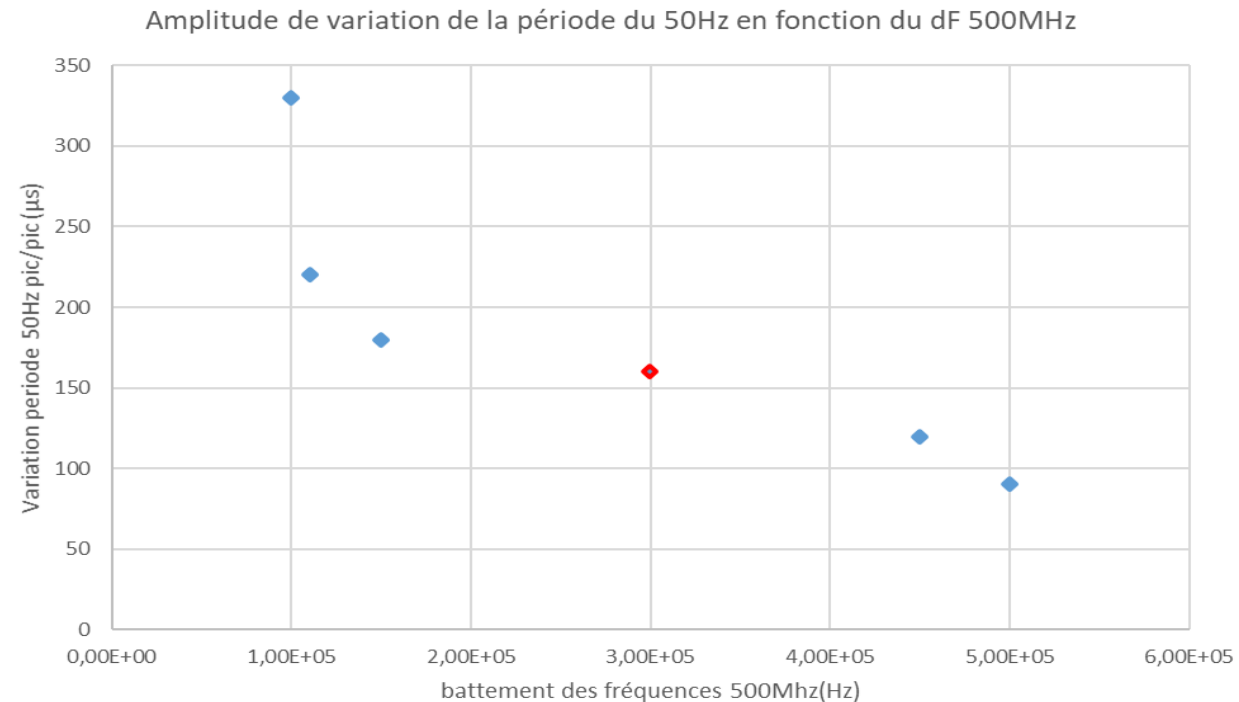
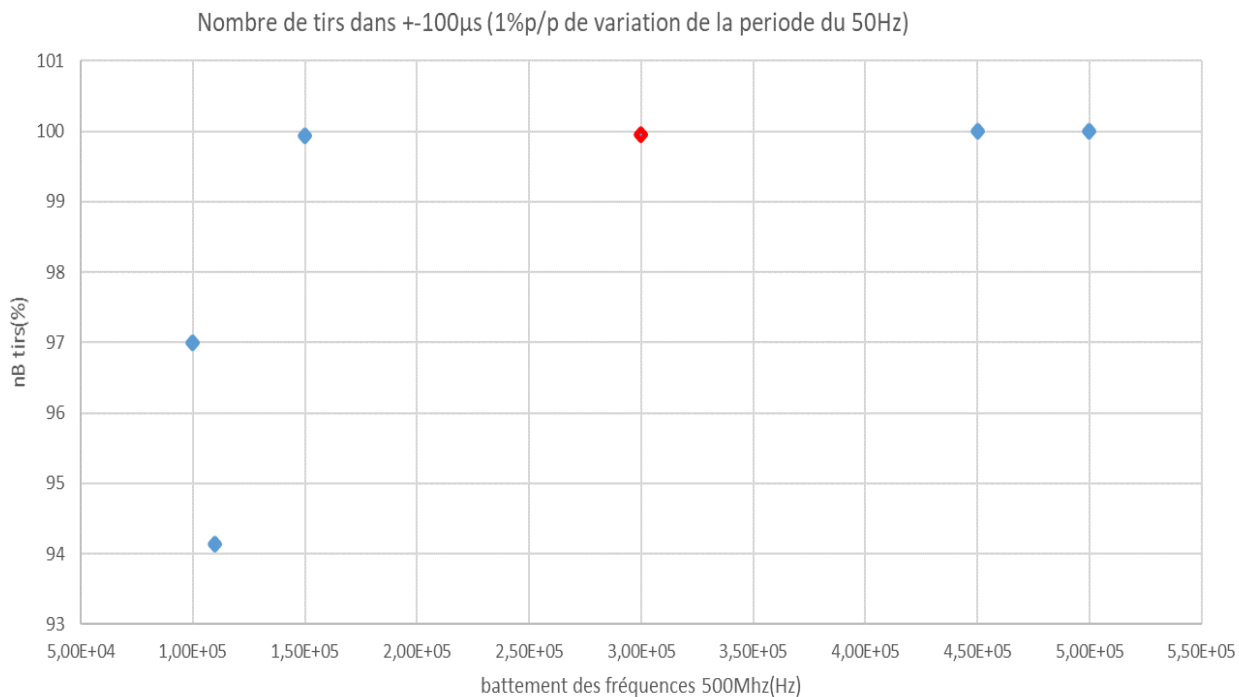
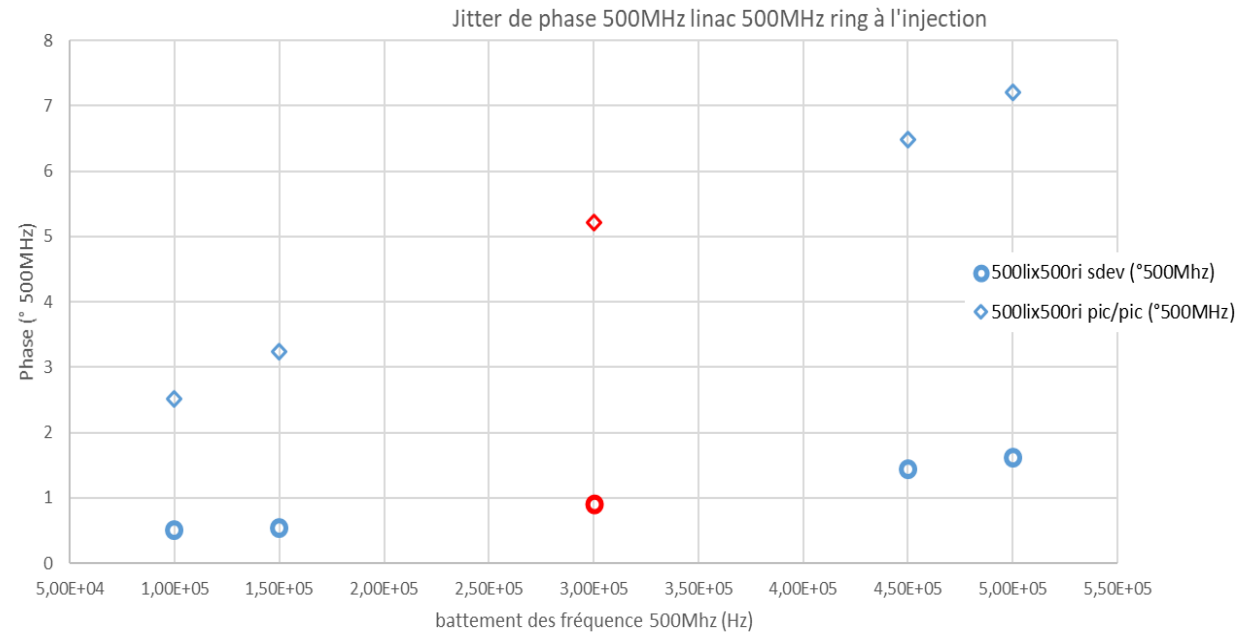
Les mesures ont été réalisées à 5 fréquences différentes (100KHz 150KHz 300KHz 450KHz et 500KHz). On notera que les vraies fréquences sont légèrement décalées, pour ne pas « tomber » dans des trous de comptages (liés à la dérives relatives des sous fréquence 33MHzri et 41MHzli)

En rouge dF nominal 308KHz (mars 2024)

pour dF entre 100Khz et 500KHz :

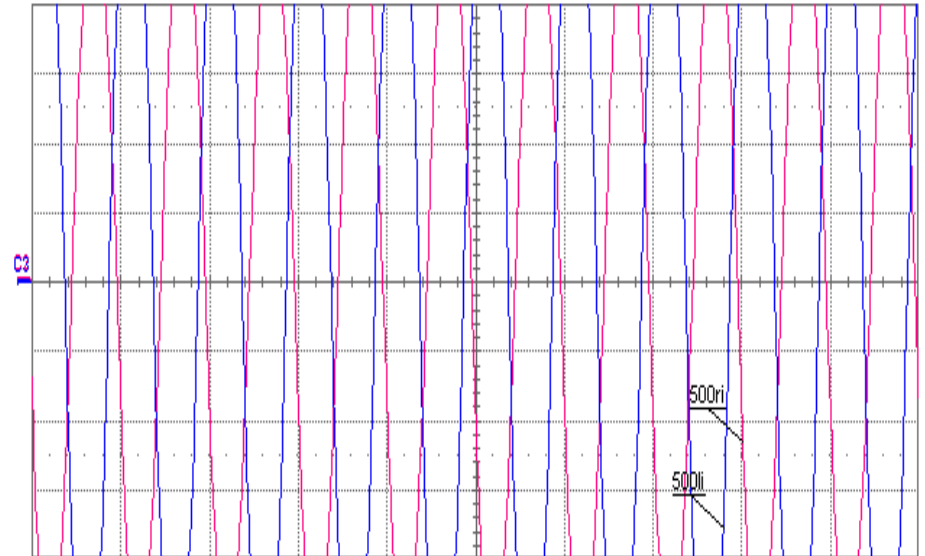
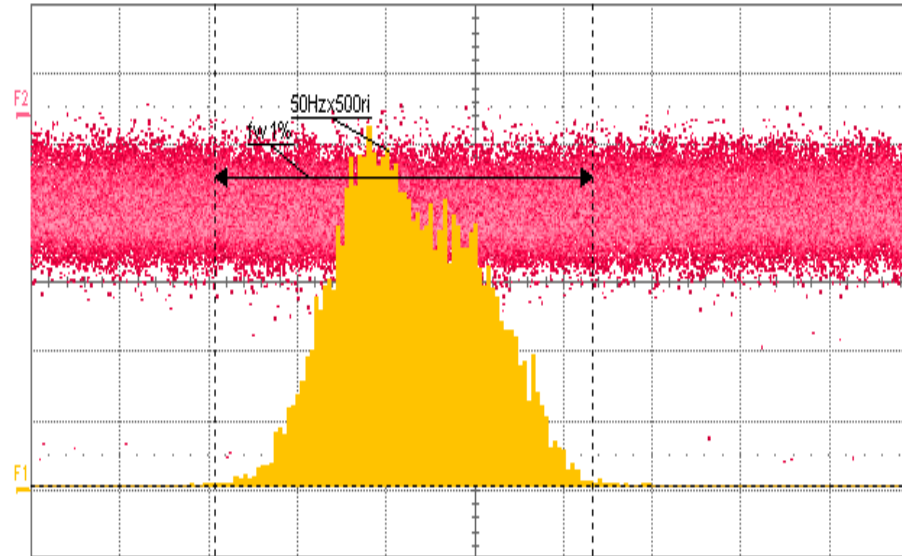
La fréquence du signal de déclenche (50Hz) reste stable à 1%

Le jitter de phase des 500MHzli 500MHzri à l'injection varie de 0,5° à 1,5° (sDev)

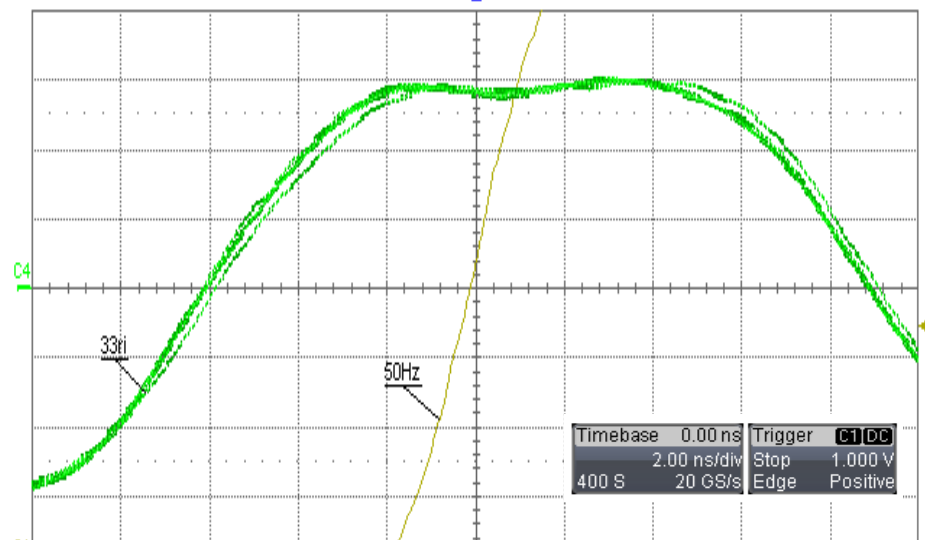
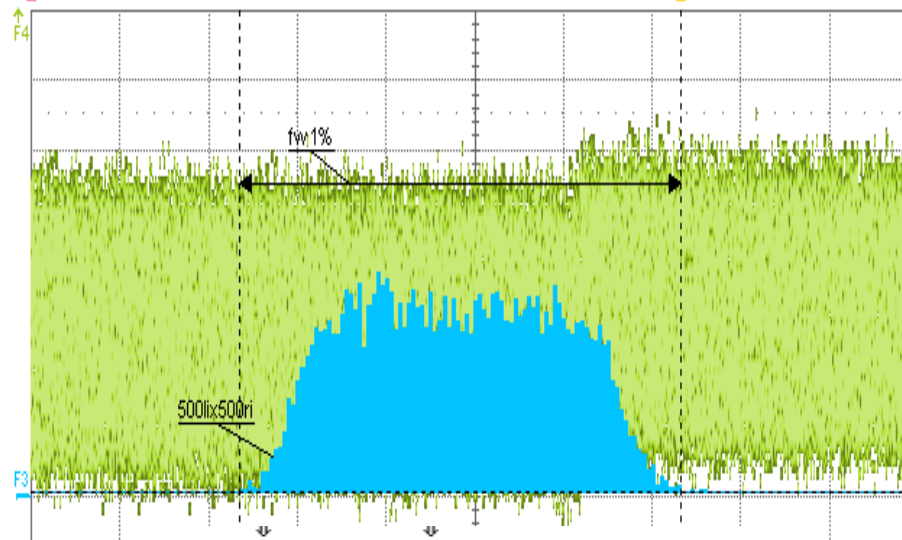


Trend et histogramme des phases relatives (acquisition sur 24 heures 1Hz)

1Hz/ 500MHz li
 Sdev 65ps
 FW1% 256ps



500MHz ri/ 500MHz li
 Sdev 6ps
 FW1% 25ps



F1	hist(P1)	F2	trend(P1)	F3	hist(P2)	F4	trend(P2)
	50.0 #/div		200 ps/div		50.0 #/div		5.00 ps/div
	100 ps/div		10.0 k#/div		5.00 ps/div		10.0 k#/div
	10.000 k#		100.000 kS		10.000 k#		100.000 kS

C1	DC50	C2	BwL DC50	C3	BwL DC50	C4	BwL DC50
	275 mV/div		48.0 mV/div		36.5 mV/div		220 mV/div
	-1.1500 V		1.0 mV offset		0.0 mV offset		0.0 mV offset

Timebase 0.00 ns
 2.00 ns/div
 400 S
 Trigger C1 DC
 Stop 1.000 V
 Edge Positive

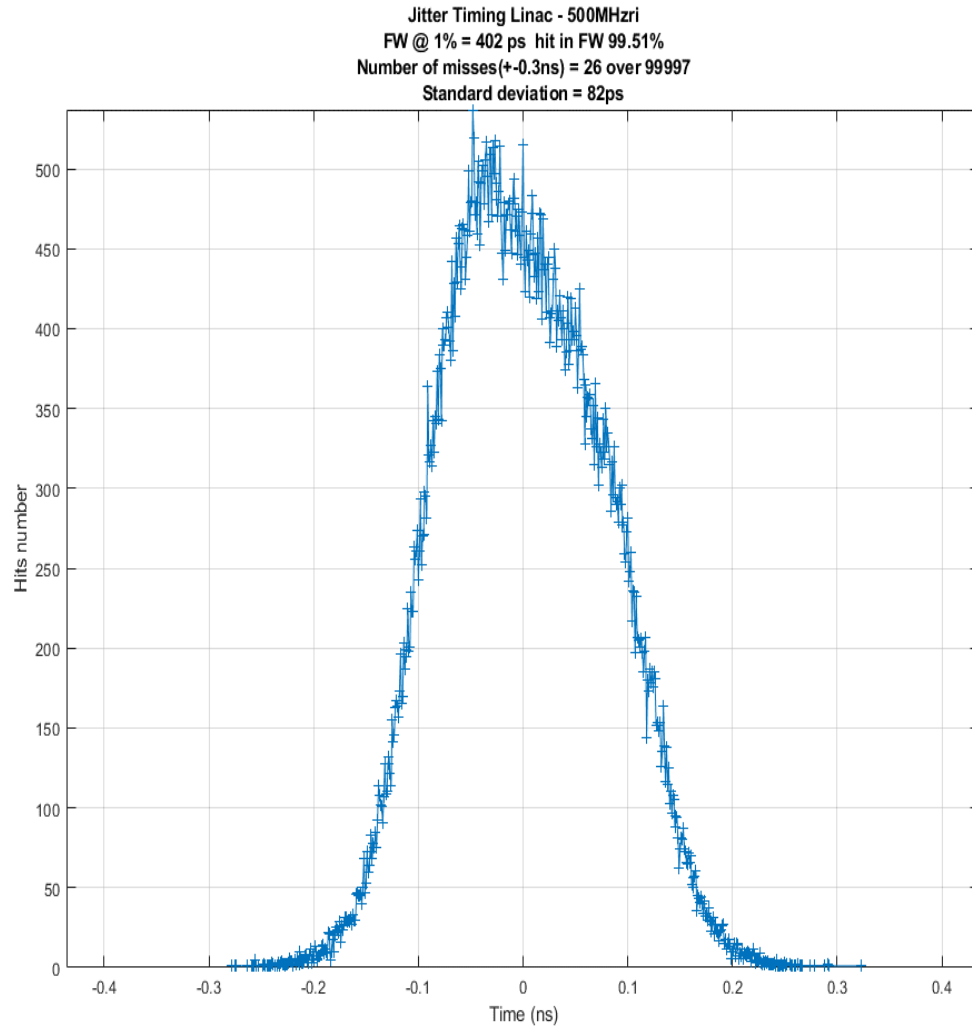
Trend et histogramme des phases relatives (acquisition sur 24 heures 1Hz)

Phase Trigger Linac versus 500MHz ring

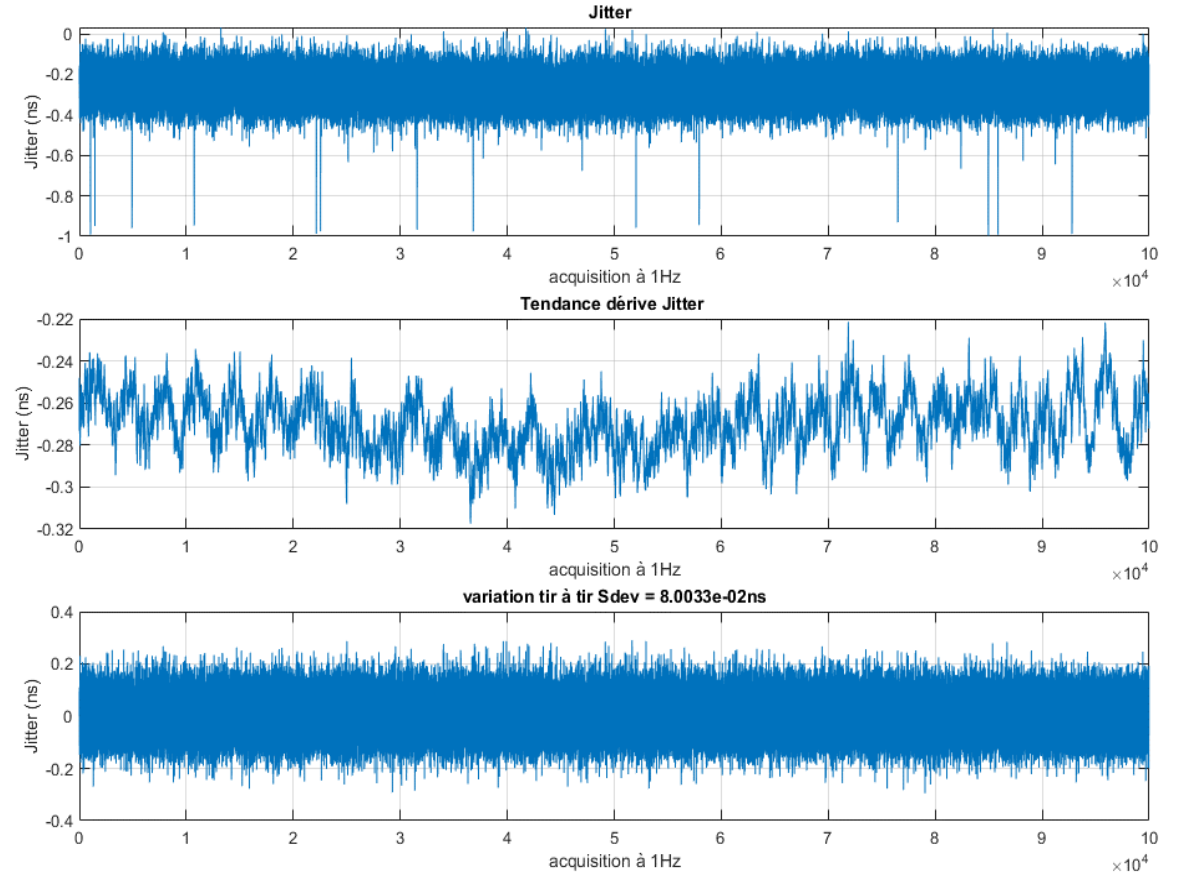
Jitter Sdev 82ps FW1% 402ps

Nb coups ratés : 0,25 ‰

Dérive : amplitude max 60ps



Jitter synchro Linac 500MHz ring
Number of misses(+/-0.3ns) = 25 over 99997

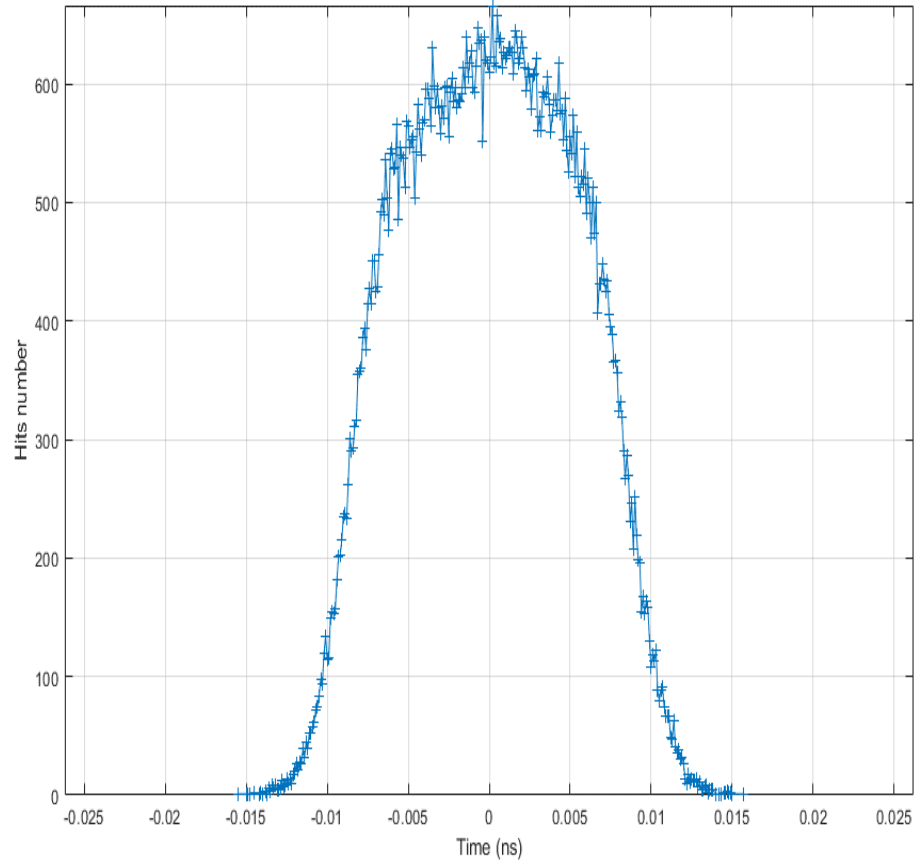


Trend et histogramme des phases relatives (acquisition sur 24 heures 1Hz)

Phase 500MHz linac versus 500MHz ring

Jitter phase 500MHz Sdev 1,1° FW1% 4,7°

Jitter 500MHz linac 500MHz ring at injection time
FW @ 1% = 26 ps hit in FW 99.89%
Number of misses(+0.015ns) = 1 over 99997
Standard deviation = 6ps



Dérive environ 1 ps/ heure

Jitter 500MHz linac 500MHz ring at injection time
Number of misses(+0.02ns) = 0 over 99997

